

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: September 17, 2002

Application Number: Japanese Patent Application
No. 2002-270037
[JP2002-270037]

Applicant(s): FUJITSU QUANTUM DEVICES LIMITED

June 13, 2003

Commissioner,
Japan Patent Office Shinichiro Ohta (Seal)

Certificate No. 2003-3045307

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Koji TSUKASHIMA**

Group Art Unit: **Not Yet Assigned**

Serial No.: **Not Yet Assigned**

Examiner: **Not Yet Assigned**

Filed: **September 17, 2003**

For: **TRANSMISSION LINE AND DEVICE INCLUDING THE SAME**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: September 17, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2002-270037, filed September 17, 2002

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicant has complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN & HATTORI, LLP



Mel R. Quintos
Attorney for Applicant
Reg. No. 31,898

MRQ/jaz
Atty. Docket No. **031163**
Suite 1000
1725 K Street, N.W.
Washington, D.C. 20006
(202) 659-2930



23850

PATENT TRADEMARK OFFICE

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日

Date of Application:

2002年 9月17日

出願番号

Application Number:

特願2002-270037

[ST.10/C]:

[JP2002-270037]

出願人

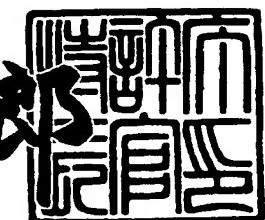
Applicant(s):

富士通カンタムデバイス株式会社

2003年 6月13日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一



出証番号 出証特2003-3045307

【書類名】 特許願

【整理番号】 0200088

【提出日】 平成14年 9月17日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01P 5/08
H01L 25/00

【発明の名称】 伝送線路及びそれを有する装置

【請求項の数】 24

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漉阿原1000番地 富士通カンタムデバイス株式会社内

【氏名】 塚島 光路

【特許出願人】

【識別番号】 000154325

【氏名又は名称】 富士通カンタムデバイス株式会社

【代理人】

【識別番号】 100087480

【弁理士】

【氏名又は名称】 片山 修平

【電話番号】 043-351-2361

【手数料の表示】

【予納台帳番号】 153948

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0203504

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 伝送線路及びそれを有する装置

【特許請求の範囲】

【請求項1】 伝送線路基板と、該伝送線路基板上に形成された信号線とを有する伝送線路において、

前記伝送線路基板上であって該伝送線路基板と前記信号線を半導体デバイスに接続する金属配線との間に第1のグランドパターンが設けられていることを特徴とする伝送線路。

【請求項2】 前記第1のグランドパターンは、前記信号線と前記半導体デバイスとの間に設けられていることを特徴とする請求項1記載の伝送線路。

【請求項3】 前記伝送線路基板上であって前記信号線と平行に形成された第2のグランドパターンを有し、

前記第1のグランドパターンと前記第2のグランドパターンとが一体形成されていることを特徴とする請求項1記載の伝送線路。

【請求項4】 前記第1のグランドパターンと前記第2のグランドパターンとがL字状又はコ字状に一体形成されていることを特徴とする請求項3記載の伝送線路。

【請求項5】 前記信号線は、前記第1のグランドパターンに面する端が円弧状を成し、

前記第1のグランドパターンと前記第2のグランドパターンとが、前記信号線の円弧状の端を等間隔に囲む円弧状を成して一体形成されていることを特徴とする請求項3記載の伝送線路。

【請求項6】 前記信号線が形成された面と反対面に第2のグランドパターンを有し、

前記第1のグランドパターンは、前記前記伝送線路基板を貫通して前記第2のグランドパターンに接続されていることを特徴とする請求項1又は2記載の伝送線路。

【請求項7】 前記第1のグランドパターンは、前記信号線の一方の端を囲むL字状又はコ字上に形成されていることを特徴とする請求項6記載の伝送線路

【請求項8】 伝送線路基板と、該伝送線路基板上に形成された信号線とを有する伝送線路において、

前記信号線を半導体デバイスに接続する金属配線が延在する側であって、前記伝送線路基板の側面上に第1のグランドパターンが設けられていることを特徴とする伝送線路。

【請求項9】 前記第1のグランドパターンは、前記信号線と前記半導体デバイスとの間に設けられていることを特徴とする請求項8記載の伝送線路。

【請求項10】 前記信号線が形成された面と反対面に第2のグランドパターンを有し、

前記第1のグランドパターンは、前記第2のグランドパターンと一体形成されていることを特徴とする請求項8又は9記載の伝送線路。

【請求項11】 伝送線路基板と、該伝送線路基板上に形成された信号線とを有する伝送線路において、

前記信号線を半導体デバイスに接続する金属配線に所定の電気容量を付加する手段を有することを特徴とする伝送線路。

【請求項12】 伝送線路基板と該伝送線路基板上に形成された信号線とを有する伝送線路と、半導体デバイスとが金属配線を介して接続された装置において、

前記伝送線路は、前記伝送線路基板上であって該伝送線路基板と前記信号線を半導体デバイスに接続する金属配線との間に第1のグランドパターンを有することを特徴とする装置。

【請求項13】 前記第1のグランドパターンは、前記信号線と前記半導体デバイスとの間に設けられていることを特徴とする請求項12記載の装置。

【請求項14】 前記伝送線路は、前記伝送線路基板上であって前記信号線と平行に形成された第2のグランドパターンを有し、前記第1のグランドパターンと前記第2のグランドパターンとが一体形成されていることを特徴とする請求項12記載の装置。

【請求項15】 前記第1のグランドパターンと前記第2のグランドパター

ンとがL字状又はコ字状に一体形成されていることを特徴とする請求項14記載の装置。

【請求項16】 前記信号線は、前記第1のグランドパターンに面する端が円弧状を成し、前記第1のグランドパターンと前記第2のグランドパターンとが、前記信号線の円弧状の端を等間隔に囲む円弧状を成して一体形成されていることを特徴とする請求項14記載の装置。

【請求項17】 前記第2のグランドパターンは、前記伝送線路基板を貫通して接地されることを特徴とする請求項14記載の装置。

【請求項18】 前記伝送線路は、前記信号線が形成された面と反対面に第2のグランドパターンを有し、前記第1のグランドパターンは、前記前記伝送線路基板を貫通して前記第2のグランドパターンに接続されていることを特徴とする請求項12又は13記載の装置。

【請求項19】 前記第1のグランドパターンは、前記信号線の一方の端を囲むL字状又はコ字上に形成されていることを特徴とする請求項18記載の装置。

【請求項20】 伝送線路基板と該伝送線路基板上に形成された信号線とを有する伝送線路と、半導体デバイスとが金属配線を介して接続された装置において、

前記伝送線路は、前記金属配線が前記信号線から延在する側であって、前記伝送線路基板の側面上に第1のグランドパターンを有することを特徴とする装置。

【請求項21】 前記第1のグランドパターンは、前記信号線と前記半導体デバイスとの間に設けられていることを特徴とする請求項19記載の装置。

【請求項22】 前記第1のグランドパターンは、前記伝送線路基板の前記信号線が形成された面と反対面で接地されることを特徴とする請求項20記載の装置。

【請求項23】 前記伝送線路は、前記信号線が形成された面と反対面に第2のグランドパターンを有し、前記第1のグランドパターンは、前記第2のグランドパターンと一体形成されていることを特徴とする請求項20記載の装置。

【請求項24】 伝送線路基板と該伝送線路基板上に形成された信号線とを

有する伝送線路と、半導体デバイスとが金属配線を介して接続された装置において、

前記信号線を半導体デバイスに接続する金属配線に所定の電気容量を付加する手段を有することを特徴とする装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、伝送線路及びそれを有する装置に関し、特に半導体デバイスに接続される伝送線路及びそれを有する装置に関する。

【0002】

【従来の技術】

従来、図1(a)に示すように、デバイス10のパッド部11と伝送線路20とを電気的に接続するインターフェースには、金ワイヤ31(又は金リボン)等の金属配線が使用されていた。尚、図1(a)では、コプレーナタイプの伝送線路20である。また、図1(a)の回路構成を等価回路で表した図を図1(b)に示す。

【0003】

図1(b)に示すように、デバイス10を伝送線路20とを接続するインターフェースに金ワイヤ31等の金属配線を使用した場合、この金属配線とデバイス10及び伝送線路20が積載された金属筐体30との間で電気容量C1が生じる。

【0004】

【発明が解決しようとする課題】

しかしながら、一般的に上記の電気容量C1は伝送線路20側の電気容量Cdと比較して十分に小さい($C1 \ll Cd$)ため、インターフェースと伝送線路20との間でインピーダンスの不連続が引き起こされるという問題が存在する。これは、コプレーナタイプの伝送線路に限らず、例えばマイクロストリップタイプの伝送線路であっても同様に生じる問題である。

【0005】

本発明は、上記のような問題に鑑みてなされたもので、デバイス側と伝送線路

側との間に生じるインピーダンスの不連続が改善された伝送線路及びそれを有する装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

かかる目的を達成するために、本発明は、請求項1記載のように、伝送線路基板と、該伝送線路基板上に形成された信号線とを有する伝送線路において、前記伝送線路基板上であって該伝送線路基板と前記信号線を半導体デバイスに接続する金属配線との間に第1のグランドパターンが設けられている。これにより、金属配線に電気容量が追加されるため、デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善される。

【0007】

また、前記伝送線路において、例えば請求項2記載のように、前記第1のグランドパターンが、前記信号線と前記半導体デバイスとの間に設けられている構成とすることができます。これにより、半導体デバイスと信号線との間にグランドパターンを設けているため、半導体デバイス側の信号線に接続されていない他のパッド部からの不要輻射による信号線への影響を減少させることができます。

【0008】

また、別の例として、例えば請求項3記載のように、前記伝送線路が、前記伝送線路基板上であって前記信号線と平行に形成された第2のグランドパターンを有し、前記第1のグランドパターンと前記第2のグランドパターンとが一体形成されている構成とすることができます。これにより、グランドパターンが一体に形成されているため、グランドパターンの製造プロセスを簡略化できるだけでなく、信号線を挟んで平行に形成された2つのグランドパターン間に電位差が生じることが防止されるため、2つのグランドパターン間に生じた微小な電位差を原因として発生するインタフェース及び伝送線路間のインピーダンスの不連続を防止することができる。

【0009】

また、前記伝送線路において、例えば請求項4記載のように、前記第1のグランドパターンと前記第2のグランドパターンとがL字状又はコ字状に一体形成さ

れている構成とすることができます。更に、別の例として、例えば請求項5記載のように、前記信号線が、前記第1のグランドパターンに面する端が円弧状を成し、前記第1のグランドパターンと前記第2のグランドパターンとが、前記信号線の円弧状の端を等間隔に囲む円弧状を成して一体形成されている構成とすることができます。これにより、信号線に対してグランドパターンが等距離に配置されるため、信号線に印加される電界を均一なものとすることができます。

【0010】

また、別の例として、例えば請求項6記載のように、前記伝送線路が、前記信号線が形成された面と反対面に第2のグランドパターンを有し、前記第1のグランドパターンが、前記前記伝送線路基板を貫通して前記第2のグランドパターンに接続されている構成とすることができます。これにより、マイクロストリップラインタイプの伝送線路に対しても同様な効果を得ることができます。

【0011】

また、前記伝送線路において、例えば請求項7記載のように、前記第1のグランドパターンが、前記信号線の一方の端を囲むL字状又はコ字状に形成されている構成とすることができます。

【0012】

また、本発明は、請求項8記載のように、伝送線路基板と、該伝送線路基板上に形成された信号線とを有する伝送線路において、前記信号線を半導体デバイスに接続する金属配線が延在する側であって、前記伝送線路基板の側面上に第1のグランドパターンが設けられている。これにより、金属配線に電気容量が追加されるため、デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善される。

【0013】

また、前記伝送線路において、例えば請求項9記載のように、前記第1のグランドパターンが、前記信号線と前記半導体デバイスとの間に設けられている構成とすることができます。これにより、半導体デバイスと信号線との間にグランドパターンを設けているため、半導体デバイス側の信号線に接続されていない他のパッド部からの不要輻射による信号線への影響を減少させることができます。

【0014】

また、別の例として、例えば請求項10記載のように、前記伝送線路が、前記信号線が形成された面と反対面に第2のグランドパターンを有し、前記第1のグランドパターンが、前記第2のグランドパターンと一体形成されている構成とすることができる。

【0015】

また、本発明は、請求項11記載のように、伝送線路基板と、該伝送線路基板上に形成された信号線とを有する伝送線路において、前記信号線を半導体デバイスに接続する金属配線に所定の電気容量を付加する手段を有する。これにより、金属配線に電気容量が追加されるため、デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善される。

【0016】

また、本発明は、請求項12記載のように、伝送線路基板と該伝送線路基板上に形成された信号線とを有する伝送線路と、半導体デバイスとが金属配線を介して接続された装置において、前記伝送線路が、前記伝送線路基板上であって該伝送線路基板と前記信号線を半導体デバイスに接続する金属配線との間に第1のグランドパターンを有する。これにより、金属配線に電気容量が追加されるため、デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善される。

【0017】

また、前記装置において、例えば請求項13記載のように、前記第1のグランドパターンが、前記信号線と前記半導体デバイスとの間に設けられている構成とすることができる。これにより、半導体デバイスと信号線との間にグランドパターンを設けているため、半導体デバイス側の信号線に接続されていない他のパッド部からの不要輻射による信号線への影響を減少させることができる。

【0018】

また、別の例として、例えば請求項14記載のように、前記伝送線路が、前記伝送線路基板上であって前記信号線と平行に形成された第2のグランドパターンを有し、前記第1のグランドパターンと前記第2のグランドパターンとが一体形成されている構成とすることができる。これにより、グランドパターンが一体に

形成されているため、グランドパターンの製造プロセスを簡略化できるだけでなく、信号線を挟んで平行に形成された2つのグランドパターン間に電位差が生じることが防止されるため、2つのグランドパターン間に生じた微小な電位差を原因として発生するインターフェース及び伝送線路間のインピーダンスの不連続を防止することができる。

【0019】

また、前記装置において、例えば請求項15記載のように、前記第1のグランドパターンと前記第2のグランドパターンとがL字状又はコ字状に一体形成されている構成とすることができます。更に、別の例として、例えば請求項16記載のように、前記信号線が、前記第1のグランドパターンに面する端が円弧状を成し、前記第1のグランドパターンと前記第2のグランドパターンとが、前記信号線の円弧状の端を等間隔に囲む円弧状を成して一体形成されている構成とすることができます。これにより、信号線に対してグランドパターンが等距離に配置されるため、信号線に印加される電界を均一なものとすることができます。

【0020】

また、前記装置において、例えば請求項17記載のように、前記第2のグランドパターンが、前記伝送線路基板を貫通して接地される構成とすることができます。

【0021】

また、別の例として、例えば請求項18記載のように、前記伝送線路が、前記信号線が形成された面と反対面に第2のグランドパターンを有し、前記第1のグランドパターンが、前記前記伝送線路基板を貫通して前記第2のグランドパターンに接続されている構成とすることができます。これにより、マイクロストリップラインタイプの伝送線路に対しても同様な効果を得ることができます。

【0022】

また、前記装置において、例えば請求項19記載のように、前記第1のグランドパターンが、前記信号線の一方の端を囲むL字状又はコ字上に形成されている構成とすることができます。

【0023】

また、本発明は、請求項20記載のように、伝送線路基板と該伝送線路基板上に形成された信号線とを有する伝送線路と、半導体デバイスとが金属配線を介して接続された装置において、前記伝送線路が、前記金属配線が前記信号線から延在する側であって、前記伝送線路基板の側面上に第1のグランドパターンを有する。これにより、金属配線に電気容量が追加されるため、デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善される。

【0024】

また、前記伝送線路において、例えば請求項21記載のように、前記第1のグランドパターンが、前記信号線と前記半導体デバイスとの間に設けられている構成とすることができる。これにより、半導体デバイスと信号線との間にグランドパターンを設けているため、半導体デバイス側の信号線に接続されていない他のパッド部からの不要輻射による信号線への影響を減少させることができる。

【0025】

また、前記伝送線路において、例えば請求項22記載のように、前記第1のグランドパターンは、前記伝送線路基板の前記信号線が形成された面と反対面で接地される構成とすることができる。

【0026】

また、前記伝送線路において、例えば請求項23記載のように、前記伝送線路が、前記信号線が形成された面と反対面に第2のグランドパターンを有し、前記第1のグランドパターンが、前記第2のグランドパターンと一体形成されている構成とすることができる。

【0027】

また、本発明は、請求項24記載のように、伝送線路基板と該伝送線路基板上に形成された信号線とを有する伝送線路と、半導体デバイスとが金属配線を介して接続された装置において、前記信号線を半導体デバイスに接続する金属配線に所定の電気容量を付加する手段を有する。これにより、金属配線に電気容量が追加されるため、デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善される。

【0028】

【発明の実施の形態】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

【0029】

【第1の実施形態】

まず、本発明の第1の実施形態について、図面を用いて詳細に説明する。尚、本実施形態では、コプレーナタイプの伝送線路を適用した場合を例に挙げる。

【0030】

図2(a)は、本実施形態による伝送線路20aを有する装置の構成を示す上面図である。図2(a)に示す装置では、デバイス10と伝送線路20aとが所定の距離を隔てて配置されており、伝送線路20aにおける信号線22及びグランドパターン23aとデバイス10におけるパッド部11とがそれぞれ金属配線(金ワイヤ31)により接続されている。尚、デバイス10及び伝送線路20a間の所定の距離は本装置の設計条件により決定される値である。但し、この所定の距離をできるだけ短くすることで、デバイス10と伝送線路20aとのインターフェースである金属配線(金ワイヤ31)のインダクタンスを減少させ、金属配線と伝送線路20aとの設計的要件を緩和させることが可能である。これは、金属配線の長さを短くすることで、金属配線のインダクタンスを減少させることができるためにあり、これによりインピーダンスの不連続を改善させる。

【0031】

また、デバイス10と伝送線路20aとのインターフェースである金属配線には、金ワイヤ31だけでなく、例えば金リボン等を適用することも可能である。

【0032】

また、デバイス10としてはスイッチやミキサやアンプ等の様々な半導体デバイスが適用できる。尚、本実施形態では、特に高周波信号向けの半導体デバイスが適用される。また、コプレーナタイプの伝送線路20aは、誘電体物質である伝送線路基板21上に信号線22とグランドパターン23aとが形成された構成を有する。

【0033】

上記においてグランドパターン23aは、信号線22に平行な2つの領域(以

下、これを領域Aという)と、伝送線路基板21上であって信号線22とデバイス10との間の領域、換言すれば、伝送線路基板21上であって信号線22から延在する金ワイヤ31と伝送線路基板21との間の領域(以下、これを領域Bという)とを有する。

【0034】

グランドパターン23aにおける領域Aは一般的なコプレーナタイプのグランドパターンである。また、領域Bは本実施形態独自の構成である。このように、グランドパターン23aに伝送線路基板21上であって信号線22から延在する金ワイヤ31と伝送線路基板21との間の領域Bを有することで、この領域Bと金ワイヤ31との間に図2(b)に示すような電気容量C2が形成される。尚、図2(b)は、図2(a)に示す装置のA-A'断面を示す図である。

【0035】

電気容量C2は、図2(c)に示すように、金ワイヤ31と筐体30との間で形成される電気容量C1と並列な接続をなす。このため、電気容量C1+C2が伝送線路側の電気容量Cdと同等の値となるようにC2を形成させることで、本実施形態では、図2(c)におけるインターフェースと伝送線路側とのインピーダンス整合を高めることができる。尚、図2(c)は(a)及び(b)に示す装置の特にインターフェース(金ワイヤ31)の等価回路を示す図である。また、図中、L1及びL2は、金ワイヤ31のインダクタンスであり、Ldは伝送配線20のインダクタンスである。

【0036】

また、上記のように、伝送線路基板21上であって信号線22とデバイス10との間の領域Bを有することで、本実施形態では、デバイス10側の信号線22に接続されていない他のパッド部11からの不要輻射による信号線22への影響を減少させることができる。

【0037】

更に、本実施形態では、グランドパターン23aにおける領域Aと領域Bとが直角を成してコ字状に一体形成されている。このように一体に形成することで、本実施形態では、グランドパターン23aの製造プロセスを簡略化できるだけで

なく、平行な2つの領域A間に電位差が生じることを防止することが可能となる。更に言及すると、本実施形態のように、2つの平行な領域A間に電位差が生じることを防止することで、本実施形態では、2つの領域A間に生じた微小な電位差を原因として発生するインターフェース及び伝送線路間のインピーダンスの不連続を防止することができる。

【0038】

尚、上記におけるグランドパターン23aは、図2(a)に示す1つ以上のスルーホール24を介することで、伝送配線基板21の信号線22が設けられた面と反対面に位置する筐体30と電気的に接続されている。スルーホール24は、伝送線路基板21を信号線22が形成された面からこれと反対面までを貫通する。また、この筐体30は金属で構成された金属筐体であり、接地されている。従って、グランドパターン23aはスルーホール24を介して筐体30と電気的に接続されることで接地される。

【0039】

上記では、グランドパターン23aにおける領域Aと領域Bとが、図2(a)に示すように、コ字状に一体形成された場合を例に挙げたが、この構成に限らず、例えば2つの領域A及び領域Bを個別の構成で形成しても良い。尚、この場合、分割された各々の領域A及び領域Bは、個別に設けられたスルーホール24を介して筐体30に接続される。このように各々の領域A及び領域Bを個別に形成し、インターフェースにおける電気容量C₁+C₂が伝送線路側の電気容量C_dと同等の値となるようにC₂を形成させることで、上記と同様に、インターフェースと伝送線路側とのインピーダンス整合を高めることができ、且つ、デバイス10側の信号線22に接続されていない他のパッド部11からの不要輻射による信号線22への影響を減少させることができる。

【0040】

更にまた、別の構成として、グランドパターン23aにおける2つの領域Aのうち何れか一方と領域Bとを垂直を成してL字状に一体形成してもよい。このように構成した場合も上記と同様に、インターフェースにおける電気容量C₁+C₂が伝送線路側の電気容量C_dと同等の値となるようにC₂を形成させることで、

インターフェースと伝送線路側とのインピーダンス整合を高めることができ、且つ、デバイス10側の信号線22に接続されていない他のパッド部11からの不要輻射による信号線22への影響を減少させることができる。

【0041】

〔第2の実施形態〕

また、本発明の他の例を以下に第2の実施形態として図面を用いて詳細に説明する。上記した第1の実施形態では、グランドパターン23aが伝送線路基板21上に形成された信号線22を直角なコ字状に囲むように形成されていた。これに対し本実施形態では、グランドパターン(23b)が信号線(22b)を半円等の円弧状に囲むよう構成する。また、これに伴い、グランドパターン23bにより囲まれる信号線22bの端も半円等の円弧状の形状とする。このように、信号線22bとグランドパターン23bとの距離が常に等間隔となる形状とすることで、本実施形態では、グランドパターン23bと信号線22bとで形成される電界の集中や偏りを防止し、均一な電界が形成されるように構成することが可能となる。但し、本実施形態において円弧状には正円だけでなく橢円等の一部からなる形状も含まれる。

【0042】

図3は、本実施形態による伝送線路20bを有する装置の構成を示す上面図である。図3を参照すると、第1の実施形態と同様に、信号線22b及びグランドパターン23bのデバイス10側の端には、それぞれ金ワイヤ31が接続されており、これをインターフェースとしてデバイス10と伝送線路20bとが電気的に接続されている。

【0043】

信号線22bの金ワイヤ31が接続された端は、例えば半円の形状を有する。また、この半円形状を有する信号線22bを囲むグランドパターン23bは、信号線22bのエッジから接線方向に等間隔となるような半円状の形状を有している。

【0044】

尚、本実施形態では、信号線22bの一方の端が半円の形状となるように構成

していたが、本実施形態ではこれに限定されず、グランドパターン23bの内側の2つの角（何れか一方でもよい）が円弧状の形状を有することで、信号線22bと形成する電界が均一となるように構成されていればよい。また、形成される電界をより均一とするために、信号線22bのグランドパターン23bで囲まれる端の2つの角（円弧状のグランドパターンと対応する角であればよい）が円弧状の形状を有しているとなおよい。

【0045】

その他の構成は、第1の実施形態と同様であるため、ここでは説明を省略する。

【0046】

〔第3の実施形態〕

また、上記した第1の実施形態では、コプレーナタイプの伝送線路について例を挙げたが、本発明はこれに限定されず、例えばマイクロストリップラインタイプの伝送線路にも適用することが可能である。以下、これを第3の実施形態として図面を用いて詳細に説明する。

【0047】

図4(a)は、本実施形態による伝送線路20cを有する装置の構成を示す上面図である。図4(a)を参照すると、伝送線路20cは、第1の実施形態と同様に、信号線22cのデバイス10側の端に金ワイヤ31が接続されている。また、グランドパターン23cは、伝送線路基板21上であって信号線22cとデバイス10との間の領域、換言すれば、伝送線路基板21上であって信号線22cから延在する金ワイヤ31と伝送線路基板21との間の領域を有する。これは第1の実施形態における領域Bと同様の構成である。従って、本実施形態でも同様に領域Bという。

【0048】

またこの他、信号線22cに平行な2つの領域（以下、これを領域Cという）も有する。この領域Cは信号線22cと対をなすグランドパターンを目的としておらず、領域Bを伝送線路基板21の裏面（信号線22cが形成された面と反対面）に設けられたグランドにスルーホール24を介して接続することを目的としている。

る。即ち、本実施形態による伝送線路20cはマイクロストリップラインであるため、信号線22に対するグランドパターン25は、伝送線路基板21における信号線22が形成された面と反対側の面に形成されており、領域Cは領域Bをグランドパターン25に接続するためのスルーホールが設けられるための部材として形成されている。

【0049】

尚、本実施形態によるグランドパターン23cも、領域B及び領域Cによりコ字状の形状を有しているが、これに限定されず、例えば領域Bのみの直線状であっても、1つの領域C及び領域BよりなるL字状であってもよい。但し、この場合、不要な領域Cは削除される。

【0050】

その他の構成は、第1の実施形態と同様であるため、ここでは説明を省略する。

【0051】

〔第4の実施形態〕

また、上記した第1の実施形態では、金属配線（金ワイヤ31）に電気容量C2を追加することを目的としたグランドパターン（領域B）が伝送線路基板21の表面（信号線22と同一面）上に形成されていた場合について例を挙げて説明したが、本発明はこれに限定されず、電気容量C2を追加することを目的としたグランドパターンが、例えば伝送線路基板21の側面に形成されていても良い。以下、これを第4の実施形態として図面を用いて詳細に説明する。

【0052】

図5(a)は本実施形態による伝送線路20dを有する装置の構成を示す上面図である。図5(a)を参照すると、伝送線路20dは伝送線路基板21上に信号線22とグランドパターン23とが形成されている。また、グランドパターン23は、スルーホール24を介して伝送線路基板21の裏面に位置する金属製の筐体30(図5(b)参照)に接地されている。

【0053】

この構成において、金ワイヤ31に電気容量C2を追加することを目的とした

グランドパターン26は、信号線22とデバイス10との間に位置する伝送線路基板21の側面、換言すれば、信号線22をデバイス10に接続する金ワイヤ31が延在する側の伝送線路基板21の側面（これを以下、所定の側面という）に設けられている。

【0054】

尚、このグランドパターン26は、図2(a)に示すように、所定の側面における一部、例えば上面から見て信号線22をデバイス10側へ延長した際に所定の側面と重疊する領域のみに形成しても、所定の側面全面に形成しても良い。更に、このグランドパターン26を伝送線路基板21の表面（信号線22と同一面）まで延在させてもよい。

【0055】

また、グランドパターン26は、伝送線路基板21の裏面側に設けられた金属製の筐体30に接するように形成される。この際、筐体30が接地されているため、グランドパターン26も接地される。

【0056】

このように、金属配線（金ワイヤ31）に電気容量C2を追加することを目的としたグランドパターン26を伝送線路基板21の側面に設けても、これで形成される電気容量C2により、C1+C2が伝送線路20dの電気容量Cdに略等しくなるように形成することで、第1の実施形態と同様の効果を得ることが可能である。

【0057】

その他の構成は、第1の実施形態と同様であるため、ここでは説明を省略する

【0058】

〔第5の実施形態〕

また、第4の実施形態による原理を、マイクロストリップラインタイプの伝送線路(20e)に適用した場合の例を、以下に第5の実施形態として図面を用いて詳細に説明する。

【0059】

図6（a）は、本実施形態による伝送線路20eを有する装置の構成を示す上面図である。図6（a）を参照すると、本実施形態によるグランドパターン27は、第5の実施形態における所定の側面全面に形成されている。但し、これは、全面でなくともよい。

【0060】

また、図6（b）を参照すると明らかなように、グランドパターン27は、伝送線路基板21の裏面（信号線22が形成された面と反対面）に設けられたグランドパターンと一体形成されている。

【0061】

このように構成することで、第5の実施形態による原理をコプレーナタイプの伝送線路からマイクロストリップラインタイプの伝送線路に応用することが可能である。

【0062】

その他の構成は、第1の実施形態と同様であるため、ここでは説明を省略する。

【0063】

【他の実施形態】

以上、説明した実施形態は本発明の好適な一実施形態にすぎず、本発明はその趣旨を逸脱しない限り種々変形して実施可能である。

【0064】

【発明の効果】

以上説明したように、本発明によれば、金属配線に電気容量が追加されるため、デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善される。また、半導体デバイスと信号線との間にグランドパターンを設けているため、半導体デバイス側の信号線に接続されていない他のパッド部からの不要輻射による信号線への影響を減少させることができる。更に、グランドパターンが一体に形成されているため、グランドパターンの製造プロセスを簡略化できるだけでなく、信号線を挟んで平行に形成された2つのグランドパターン間に電位差が生じることが防止されるため、2つのグランドパターン間に生じた微小な電位差を原

因として発生するインターフェース及び伝送線路間のインピーダンスの不連続を防止することができる。

【0065】

また、信号線の一端とこれを囲むグランドパターンとを円弧状に形成することで、信号線に対してグランドパターンが等距離に配置されるため、信号線に印加される電界を均一なものとすることができる。

【0066】

また、本発明は、コプレーナタイプの伝送線路だけでなく、マイクロストリップラインタイプの伝送線路に対しても同様な効果を得ることができる。

【0067】

更に、これらの効果は、本発明による伝送線路を有する装置でも得ることができる。

【図面の簡単な説明】

【図1】

従来技術による伝送線路を有する装置の構成を示す図であり、(a)は上面図であり、(b)はA-A'断面図であり、(c)は接続部の等価回路を示す図である。

【図2】

本発明の第1の実施形態による伝送線路を有する装置の構成を示す図であり、(a)は上面図であり、(b) A-A'断面図であり、(c)は接続部の等価回路を示す図である。

【図3】

本発明の第2の実施形態による伝送線路を有する装置の構成を示す上面図である。

【図4】

本発明の第3の実施形態による伝送線路を有する装置の構成を示す図であり、(a)は上面図であり、(b) A-A'断面図である。

【図5】

本発明の第4の実施形態による伝送線路を有する装置の構成を示す図であり、

(a) は上面図であり、(b) A-A' 断面図である。

【図6】

本発明の第5の実施形態による伝送線路を有する装置の構成を示す図であり、

(a) は上面図であり、(b) A-A' 断面図である。

【符号の説明】

10 デバイス

11 パッド部

20a、20b、20c、20d、20e 伝送線路

21 伝送線路基板

22、22b 信号線

23a、23b、25、26、27 グランドパターン

24 スルーホール

25

30、32 筐体

31 金ワイヤ

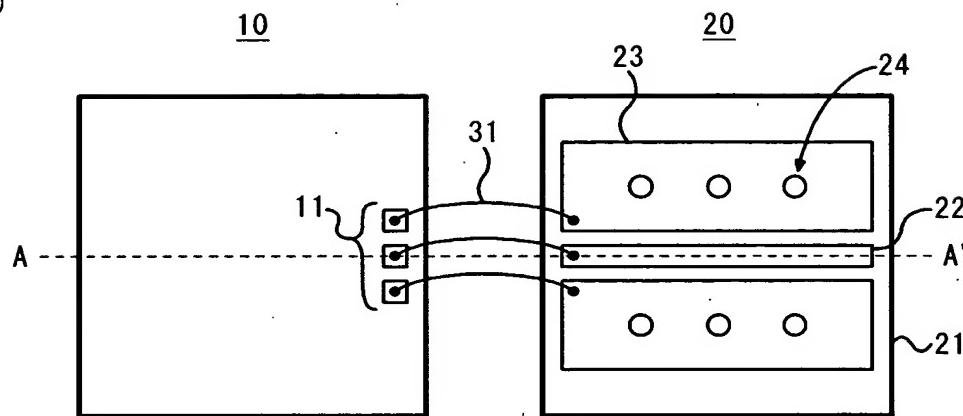
C1、C2、Cd 電気容量

L1、L2、Ld インダクタンス

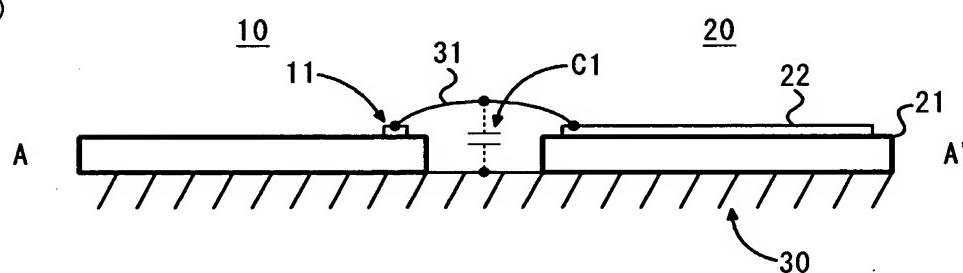
【書類名】 図面

【図1】

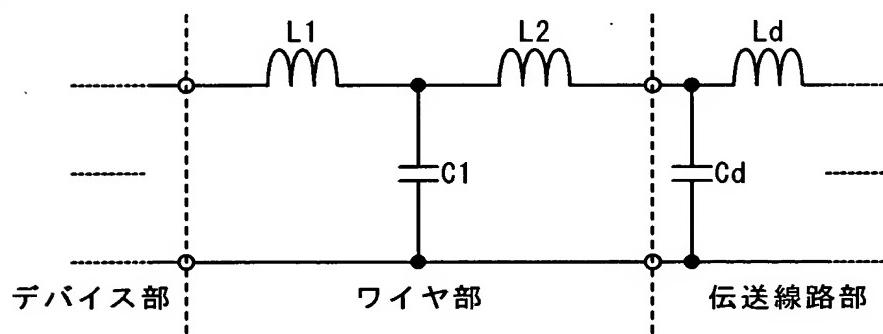
(a)



(b)

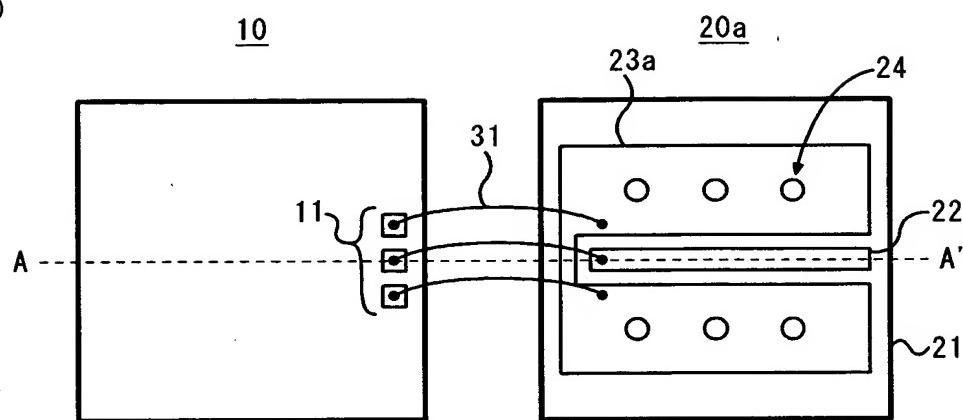


(c)

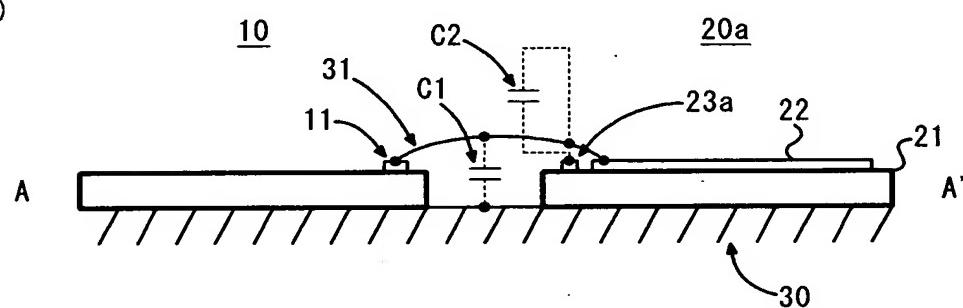


【図2】

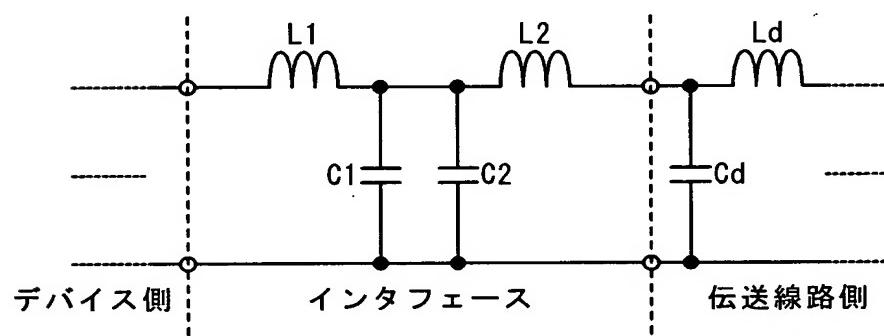
(a)



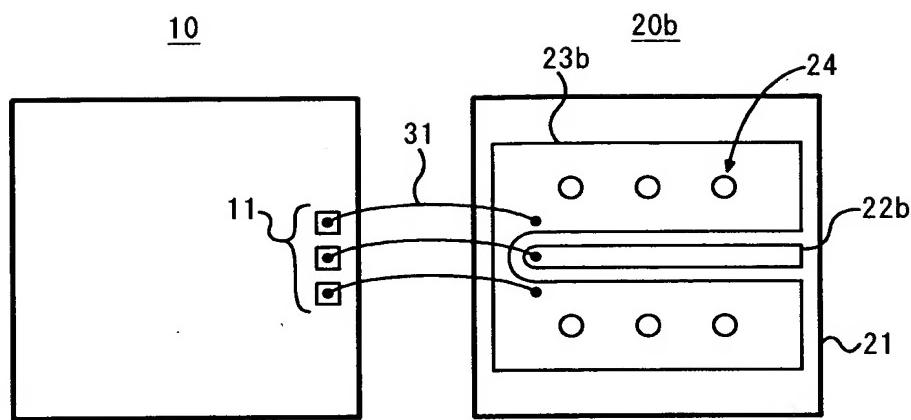
(b)



(d)

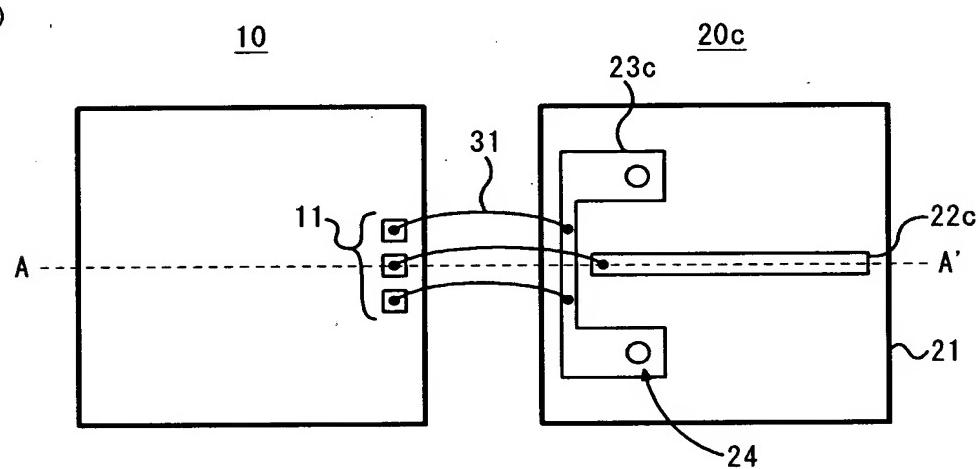


【図3】

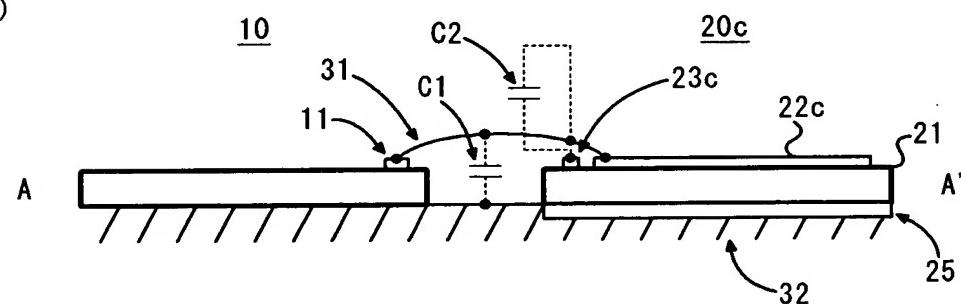


【図4】

(a)

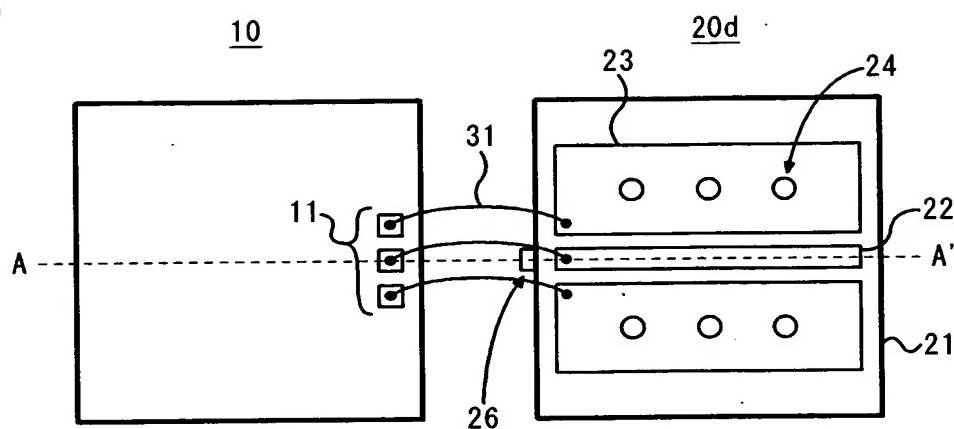


(b)

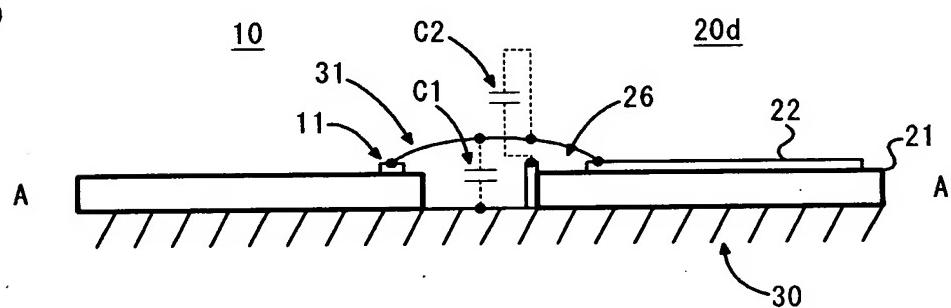


【図5】

(a)



(b)

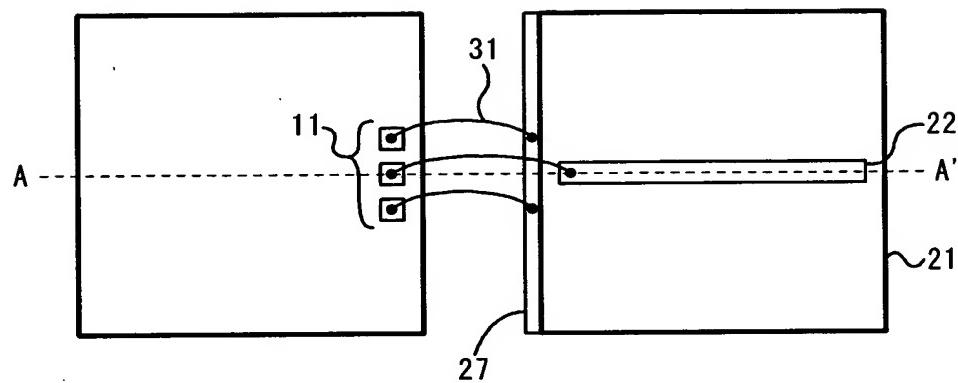


【図6】

(a)

10

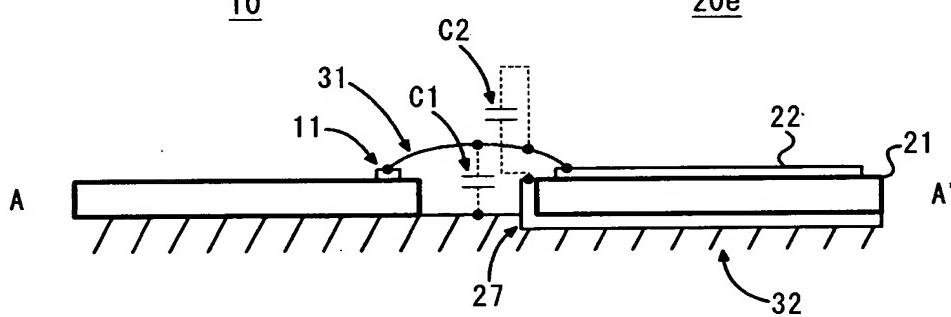
20e



(b)

10

20e



【書類名】 要約書

【要約】

【課題】 デバイス側と伝送線路側との間に生じるインピーダンスの不連続が改善された伝送線路及びそれを有する装置を提供。

【解決手段】 デバイス10と伝送線路基板20aとが金ワイヤ31に接続された構成において、信号線22に平行な2つの領域Aと、伝送線路基板21上であって信号線22とデバイス10との間の領域、換言すれば、伝送線路基板21上であって信号線22から延在する金ワイヤ31と伝送線路基板21との間の領域Bとが一体形成されたグランドパターン23aを有する。これにより、金ワイヤ31と筐体30との間で形成されるC1と並列なC2が形成され、インターフェースと伝送線路側とのインピーダンス整合が高められる。

【選択図】 図2

出願人履歴情報

識別番号 [000154325]

1. 変更年月日 1992年 4月 6日

[変更理由] 名称変更

住 所 山梨県中巨摩郡昭和町大字紙漉阿原1000番地
氏 名 富士通カンタムデバイス株式会社